

## **JP8279588**

Publication Title:

SEMICONDUCTOR INTEGRATED CIRCUIT DEVICE AND MANUFACTURING METHOD THEREFOR

Abstract:

Abstract of JP8279588

**PURPOSE:** To minimize and to obtain a device with high density by placing a first wiring board on which plural electrodes for external connection are formed, at the lowest level and by arranging wiring boards keeping the insulation between the boards by supporting means. **CONSTITUTION:** A multilayer wiring board 14 on which bottom surface electrodes 18 for external connection are formed is placed at the lowest level. After multilayer wiring boards 14 are so fixed as to be orderly stacked in the thickness direction at predetermined intervals, the multilayer boards 14 except the top multilayer board are temporally fixed by applying adhesive on the electronic parts mounted on the multilayer wiring boards 14. The main body incorporating the multilayer wiring boards 14 is molded with resin. The terminals 16 provided at the edges of the multilayer wiring boards 14 are exposed. A semiconductor integrated circuit device 10 is formed by fixing flexible wiring boards 12 to the sides of the main body 11 and connecting the terminals and electrodes.

Data supplied from the esp@cenet database - Worldwide

-----  
Courtesy of <http://v3.espacenet.com>

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平8-279588

(43)公開日 平成8年(1996)10月22日

(51)Int.Cl.<sup>6</sup>

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 25/00

H 0 1 L 25/00

A

審査請求 未請求 請求項の数 6 F D (全 8 頁)

(21)出願番号 特願平7-104799

(22)出願日 平成7年(1995)4月5日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 中村 利文

東京都品川区北品川6丁目7番35号ソニー  
株式会社内

(72)発明者 石川 実

東京都品川区北品川6丁目7番35号ソニー  
株式会社内

(74)代理人 弁理士 田辺 恵基

(54)【発明の名称】 半導体集積回路装置及び半導体集積回路装置の製造方法

(57)【要約】

【目的】本発明は、半導体集積回路装置及び半導体集積回路装置の製造方法について、より小型化及び高密度化し得るようにする。

【構成】本発明は、周端部にそれぞれ1つ又は複数の信号入出力用の第1の電極16が形成された各第1の配線基板14のうち、所定面の外部接続用電極18が複数形成された第1の配線基板14を最下段に配置し、これら各第1の配線基板14をこの厚み方向に各第1の配線基板14間の絶縁を保持手段15により保ちながら積層配置させ、この積層配置された各第1の配線基板14の周側面に、各第1の電極16にそれぞれ対応した位置に第2の電極17が設けられると共に、これら各第2の電極17のうち、対応するもの同士が導体パターンにより電氣的に接続された第2の配線基板12を配置することにより、各第1の配線基板14の各第1の電極16のうち、対応するもの同士を電氣的に接続することができる。

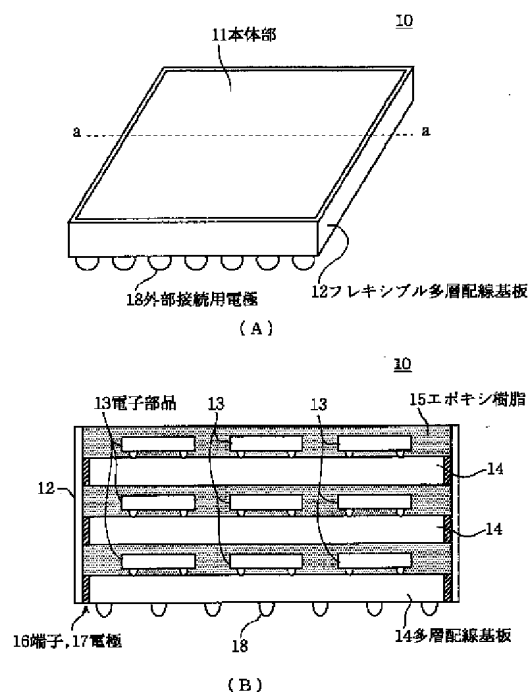


図1 実施例による半導体集積回路装置の構成

## 【特許請求の範囲】

【請求項1】電子部品が実装されてなる複数の第1の配線基板をその厚み方向に一体に複数積層配置することにより形成された半導体集積回路装置において、  
各上記第1の配線基板の周端部の所定位置にそれぞれ1つ又は複数形成された信号入出力用の第1の電極と、  
各上記第1の配線基板を、当該各第1の配線基板間の絶縁を保ちながら保持する保持手段と、  
積層配置された各上記第1の配線基板の周側面を覆うように配置され、各上記第1の配線基板の各上記第1の電極にそれぞれ対応した位置に第2の電極が設けられると共に、当該各上記第2の電極のうち、対応するもの同士が導体パターンにより電氣的に接続された第2の配線基板と、  
各上記第1の配線基板のうち、最下段に配置された上記第1の配線基板の所定面に複数形成された所定形状の外部接続用電極とを具え、  
各上記第1の配線基板の各上記第1の電極のうち、対応するもの同士が電氣的に接続されることにより、各上記第1の配線基板が各上記第2の配線基板及び上記外部接続用電極を介して信号を入力し、又は信号を出力することを特徴とする半導体集積回路装置。

【請求項2】最上段に配置された上記第1の配線基板の上部に上記絶縁手段を介して配置された放熱部材を具えることを特徴とする請求項1に記載の半導体集積回路装置。

【請求項3】各上記第1の電極は、凹状に形成され、  
各上記第2の電極は、凸状に形成されたことを特徴とする請求項1に記載の半導体集積回路装置。

【請求項4】上記保持手段は、絶縁性の樹脂でなることを特徴とする請求項1に記載の半導体集積回路装置。

【請求項5】電子部品が実装された第1の配線基板がその厚み方向に一体に複数積層配置されてなる半導体集積回路装置の製造方法において、  
各上記第1の配線基板の周端部に1つ又は複数の信号入出力用の第1の電極をそれぞれ形成する第1の工程と、  
各上記第1の配線基板のうち、最下段に配置される上記第1の配線基板の所定面に所定形状の外部接続用電極を1つ又は複数形成すると共に、各上記外部接続用電極及び各上記第1の配線基板の各上記第1の電極が露出するように、各上記第1の配線基板を上記厚み方向に各上記第1の配線基板の絶縁を保ちながら、一体化する第2の工程と、  
一体化された各上記第1の配線基板の周側面を覆うように、各上記第1の配線基板の各上記第1の電極にそれぞれ対応させて複数の第2の電極が設けられた第2の配線基板を配置することにより各上記第1の配線基板間を電氣的に接続する第3の工程とを具えることを特徴とする半導体集積回路装置の製造方法。

【請求項6】上記第2の工程では、

各上記外部接続用電極及び各上記第1の配線基板の各上記第1の電極が露出するように、絶縁性の樹脂により一体に封止することを特徴とする請求項5に記載の半導体集積回路装置の製造方法。

【発明の詳細な説明】

【0001】

【目次】以下の順序で本発明を説明する。

産業上の利用分野

従来の技術（図9及び図10）

発明が解決しようとする課題

課題を解決するための手段

作用

実施例

（1）半導体集積回路装置の構成（図1～図3）

（2）半導体集積回路装置の製造工程（図4～図6）

（3）実施例の動作

（4）実施例の効果

（5）他の実施例（図7及び図8）

発明の効果

【0002】

【産業上の利用分野】本発明は半導体集積回路装置及び半導体集積回路装置の製造方法に関し、例えば電子部品が実装された配線基板をその厚み方向に一体に複数積層配置されてなる半導体集積回路装置及びその製造方法に適用して好適である。

【0003】

【従来の技術】従来、この種の半導体集積回路装置として、図9及び図10に示すように構成されたものがある。例えば図9に示す半導体集積回路装置1では、電子部品2が実装されてなる配線基板3をこの配線基板3の厚み方向（以下、これを単に厚み方向と呼ぶ）に複数積層配置すると共に、これら各配線基板3の周側面に厚み方向に延びる複数のI/Oピン4を所定間隔に配設することにより構成されている。

【0004】この場合各配線基板3の周端部には、各周端面にそれぞれ沿って複数の電極5が配設されると共に、これら各配線基板3の各電極5は対応するもの同士が対応するI/Oピン4を介して電氣的及び物理的に接続されており、これにより各配線基板3がこれら各I/Oピン4によつて電氣的及び物理的に一体化されている。また各I/Oピン4は、その先端部が最下段の配線基板3の下側面よりも下方向に突出するように長さが選定されている。これによりこの半導体集積回路装置1では、各I/Oピン4の先端部をそれぞれ基板の対応する電極に固定するようにして基板上に実装することができると共に、これら各I/Oピン4をそれぞれ介して外部からの信号を入出力させることができ、かくして各配線基板3上にそれぞれ実装された各電子部品2を動作させ得ようになっている。

【0005】一方図10の半導体集積回路装置6におい

ては、電子部品7が実装されてなる配線基板8をこの配線基板8の厚み方向に複数積層配置すると共に、各配線基板8の複数の電極（図示せず）を全て同一端面側に設け、これら各電極からそれぞれ外方向に突出するように複数のI/Oピン9を所定間隔に配設することにより構成されている。これにより半導体集積回路装置6では、これら各I/Oピン9を介して外部から信号を入出力させることによつて各配線基板8に実装された各電子部品を動作させ得るようになされている。

【0006】

【発明が解決しようとする課題】ところでかかる構成の半導体集積回路装置1においては、高集積化による回路規模の増加に伴い各I/Oピン4を増加させようとした場合、これら各I/Oピン4の配設間隔をさらに狭間隔にすることは技術的に困難であり、このため各配線基板3を大きくしなければならない問題がある。さらにこの種の半導体集積回路装置1は、各I/Oピン4の増加に伴いこの各I/Oピン4間の接続箇所が増えるため、接続作業が煩雑になる問題がある。

【0007】本発明は以上の点を考慮してなされたもので、より小型化及び高密度化し得る半導体集積回路装置及び半導体集積回路装置の製造方法を提案しようとするものである。

【0008】

【課題を解決するための手段】かかる課題を解決するため本発明においては、電子部品が実装されてなる複数の第1の配線基板をその厚み方向に一体に複数積層配置することにより形成された半導体集積回路装置において、各第1の配線基板の周端部の所定位置にそれぞれ1つ又は複数形成された信号入出力用の第1の電極と、各第1の配線基板を、これら各第1の配線基板間の絶縁を保ちながら保持する保持手段と、積層配置された各第1の配線基板の周側面を覆うように配置され、各第1の配線基板の各第1の電極にそれぞれ対応した位置に第2の電極が設けられると共に、これら各第2の電極のうち、対応するもの同士が導体パターンにより電氣的に接続された第2の配線基板と、各第1の配線基板のうち、最下段に配置された第1の配線基板の所定面の所定位置に複数形成された所定形状の外部接続用電極とを設ける。

【0009】

【作用】周端部の所定位置にそれぞれ1つ又は複数の信号入出力用の第1の電極が形成された各第1の配線基板のうち、所定面の所定位置に所定形状の外部接続用電極が複数形成された第1の配線基板を最下段に配置して、これら各第1の配線基板をこの厚み方向に各第1の配線基板間の絶縁を保持手段により保ちながら積層配置させ、さらにこの積層配置された各第1の配線基板の周側面を覆うように、各第1の配線基板の各第1の電極にそれぞれ対応した位置に第2の電極が設けられると共に、これら各第2の電極のうち、対応するもの同士が導体パ

ターンにより電氣的に接続された第2の配線基板を配置することにより、各第1の配線基板の各第1の電極のうち、対応するもの同士を電氣的に接続することができる。

【0010】

【実施例】以下図面について、本発明の一実施例を詳述する。

【0011】（1）半導体集積回路装置の構成

図1（A）及び（B）において、10は全体として実施例による半導体集積回路装置を示し、本体部11と、フレキシブル配線基板12とで構成されている。本体部11においては、電子部品13（例えばICチップ）が実装された多層配線基板14をその厚み方向に複数積層配置し、これら各多層配線基板14をエポキシ樹脂15で一体に封止することにより形成されている。この場合各多層配線基板14の各周側面には、それぞれ信号入出力用の端子16が複数設けられている。

【0012】一方フレキシブル配線基板12においては、その内側面に各多層配線基板14の各端子部16にそれぞれ対応させて複数の電極17が設けられると共に、これら各電極17のうち対応するもの同士が導体パターンにより電氣的に接続されるように形成されている。この場合フレキシブル配線基板12は、本体部11の周側面に、この周側面を一周に亘つて覆うように、かつ各電極17がそれぞれ本体部11の対応する各端子16と接触するように熱圧着等の手法により固着されている。かくしてこの半導体集積回路装置10では、各多層配線基板14の各端子16とフレキシブル配線基板12の対応する各電極17とが電氣的に接続されることにより、このフレキシブル配線基板12を介して各多層配線基板14の対応する各端子16同士の導通をとることができるようになされている。

【0013】さらに本体部11の下側面を形成する最下段の多層配線基板14の下面には、複数の外部接続用電極18がそれぞれ対応する位置に突出形成されていると共に、これら各外部接続用電極18がそれぞれこの多層配線基板14の対応する各端子16と図示しない導体パターンを介して電氣的に接続されている。かくして半導体集積回路装置10では、これら各外部接続用電極18をそれぞれ図示しない基板の対応する電極に接合することによりこの基板上に所定状態に実装することができると共に、この状態において各多層配線基板14がフレキシブル配線基板12及び各外部接続用電極18を介して基板から信号を入力し、又は信号を出力し得るようになされている。

【0014】この実施例の場合、各多層配線基板14の各端子16は、図2に示すように、スルーホール手法を用いて各多層配線基板14の対応する周端部を半円柱形状に切り欠き、この半円柱形状の切り欠きの内周面に導電性金属膜16Aを付着させることにより形成されて

いる。一方フレキシブル配線基板12の各電極17は、図3(A)、(B)に示すように、各端子16の凹形状に対して挿着できるようにはんだ等によつて突出形状に形成され(図3(A))、さらにこれら各電極17のうち、対応するもの同士が導体パターンにより電氣的に接続されている(図3(B))。

【0015】かくして半導体集積回路装置10では、フレキシブル配線基板12の内側面を本体部11の周側面に接触するように配置することによつて、各電極17がそれぞれ対応する各多層配線基板14の各端子16と嵌合することにより、本体部11に対するフレキシブル配線基板12の位置合わせを容易に行い得るようになされている。

【0016】またこの実施例の場合、電子部品13を多層配線基板14上に実装させる実装方法としては、フリップチップ接合が用いられている。さらに外部接続用電極18は、ボールグリッドアレイで用いられているように球状の電極(以下、これをバンプと呼ぶ)により形成されるようになされている。

【0017】(2)半導体集積回路装置の製造工程  
ここで、實際上この半導体集積回路装置10は、図4(A)~図6に示す以下の手順により製造することができる。すなわち、まず図4(A)に示すように、電子部品13が実装された複数の多層配線基板14のなかから1つの多層配線基板14の底面の所定位置に、はんだ等であるバンプを突出形成することにより複数の外部接続用電極18を形成する。

【0018】次いで図4(B)に示すように、各多層配線基板14を、底面に外部接続用電極18が形成された多層配線基板14が最下段に位置するように、かつ各多層配線基板14がそれぞれ所定間隔を介してその厚み方向に順次位置するように固定保持した後、最上段の多層配線基板14を除く各多層配線基板14上にそれぞれ実装された各電子部品13上にエポキシ樹脂等である接着剤19を塗布することにより、各多層配線基板14を仮固定する。

【0019】続いて図5(A)に示すように、最下段に配置された多層配線基板14の底面が露出するように、エポキシ樹脂15によつてこれら各多層配線基板14を一体に封止(以下これをモールドと呼ぶ)し、次いでエポキシ樹脂15が硬化した後に周側面を研磨することにより図5(B)に示すように、これら各多層配線基板14の周側面にそれぞれ形成された複数の端子16を露出させるようにして本体部11を形成する。

【0020】続いて図6に示すように、本体部11の周側面に、各端子16にそれぞれ対応させて電極17が形成されたフレキシブル配線基板12を配置すると共に、その後このフレキシブル配線基板12を熱圧着等の手法により固着することにより、各端子16と各電極17を接続させるようにして半導体集積回路装置10を形成す

る。かくしてこの製造手順によつて各多層配線基板14の各端子16とフレキシブル配線基板12の対応する各電極17とが電氣的に接続され、さらにこのフレキシブル配線基板12を介して各多層配線基板14の対応する各端子16同士の導通をとることができるようになされた半導体集積回路装置10を形成できる。

#### 【0021】(3)実施例の動作

以上の構成において、この半導体集積回路装置10では、まず電子部品13が実装された複数の多層配線基板14のなかから1つの多層配線基板14の底面に複数の外部接続用電極18を形成し(図4(A))、次いで各多層配線基板14を、底面に外部接続用電極18が形成された多層配線基板14が最下段に位置し、かつ各多層配線基板14がそれぞれ所定間隔を介してその厚み方向に順次位置するように固定保持した後、最上段の多層配線基板14を除く各多層配線基板14上にそれぞれ実装された各電子部品13上に接着剤19を塗布することにより、各多層配線基板14を仮固定する(図4(B))。

【0022】続いてエポキシ樹脂15によつてこれら各多層配線基板14を一体にモールドし(図5(A))、次いでこれら各多層配線基板14の周側面にそれぞれ形成された各端子16を露出させて本体部11を形成する(図5(B))。続いて本体部11の周側面に、フレキシブル配線基板12を配置して固着することにより、各端子16と各電極17を接続して半導体集積回路装置10を形成する(図6)。

【0023】この場合この半導体集積回路装置10では、周側面にフレキシブル配線基板12を配置させることによつて積層配置された各多層配線基板14間を導通させるようにすることにより、各多層配線基板14間を接続するための配線が短かくでき、かくしてこの配線の高周波特性を向上させることができる。

【0024】またこのフレキシブル配線基板12を用いるようにしたことにより、各多層配線基板14間を容易に接続できるため、接続時間が従来に比べて短縮でき生産性を向上させることができ、かくして各多層配線基板14が増えても同様に容易に各多層配線基板14間を接続することができる。

【0025】さらに各多層配線基板14の周側面にスルーホールによつて各端子16を形成させるようにしたことにより、この各端子16の形成間隔を従来のI/Oピンに比べて狭く形成でき、かくして高集積化に伴い回路規模が増加しても各多層配線基板14を大きくさせることを必要とせず各端子16を増加させることができる。

#### 【0026】(4)実施例の効果

以上の構成によれば、半導体集積回路装置10において、周側面に複数の端子16が設けられ、かつ電子部品13が実装されてなる多層配線基板14をこの厚み方向に複数積層配置してエポキシ樹脂15で一体に封止し、

さらに最下段に配置された多層配線基板14の底面に外部接続用電極18が形成された本体部11の周側面を一周に亘って覆うように、各多層配線基板14の各端子16にそれぞれ対応した位置に複数の電極17が設けられると共に、これら各電極17のうち、対応するもの同士が導体パターンにより電氣的に接続されたフレキシブル配線基板12を配置したことにより、各多層配線基板14の各端子16のうち、対応するもの同士を電氣的に接続することができ、かくしてより小型化及び高密度化し得る半導体集積回路装置及び半導体集積回路装置の製造方法が実現できる。

#### 【0027】(5) 他の実施例

なお上述の実施例においては、積層配置された各多層配線基板14をモールドした後に周側面にフレキシブル配線基板12を配置させるようにした場合について述べたが、本発明はこれに限らず、図7(A)、(B)に示すように、各多層配線基板14を接着剤19によつて仮固定させ、次いで周側面にフレキシブル配線基板12を配置させた(図7(A))後に、モールドする(図7(B))ようにしても良い。

【0028】また上述の実施例においては、本体部11の上面がエポキシ樹脂15となるようにモールドさせるようにした場合について述べたが、本発明はこれに限らず、図8に示すように、本体部11の上面のエポキシ樹脂上にアルミ等の放熱性の良い金属板20を配置させるようにしても良く、これにより半導体集積回路装置10の放熱特性を向上させることができる。

【0029】さらに上述の実施例においては、各第1の配線基板の周端部の所定位置にそれぞれ1つ又は複数形成された信号入出力用の第1の電極として、半円柱形状に切り欠いた形状に形成された端子16を用いるようにした場合について述べたが、本発明はこれに限らず、三角柱形状の切り欠き等の種々の形状でなる第1の電極を用いるようにしても良い。

【0030】さらに上述の実施例においては、各第1の配線基板を、当該各第1の配線基板間の絶縁を保ちながら保持する保持手段として、エポキシ樹脂を用いるようにした場合について述べたが、本発明はこれに限らず、要は各第1の配線基板を、当該各第1の配線基板間の絶縁を保ちながら保持し得れば種々の保持手段を用いるようにしても良い。

【0031】さらに上述の実施例においては、積層配置された各第1の配線基板の周側面を覆うように配置され、各第1の配線基板の各第1の電極にそれぞれ対応した位置に第2の電極が設けられると共に、当該各第2の電極のうち、対応するもの同士が導体パターンにより電氣的に接続された第2の配線基板として、フレキシブル配線基板12を用いるようにした場合について述べたが、本発明はこれに限らず、本体部11の各周端面に配置されるようにした多層配線基板等の種々の配線基板

を用いるようにしても良い。

【0032】さらに上述の実施例においては、各第1の配線基板のうち、最下段に配置された第1の配線基板の所定面の所定位置に複数形成された所定形状の外部接続用電極として、はんだ等を突出形成してなる外部接続用電極18を用いるようにした場合について述べたが、本発明はこれに限らず、種々の形状及び導電性材料でなる外部接続用電極を用いるようにしても良い。

【0033】さらに上述の実施例においては、各多層配線基板14上に実装された複数の電子部品13をフリップチップ接合によつて接合させるようにした場合について述べたが、本発明はこれに限らず、実装対象の電子部品13がICチップの場合にはワイヤボンディング法又はTAB(Tape Automated Bonding)法等でも良く、さらに電子部品13がQFP(Quad Flat Package)型半導体集積回路等の半導体集積回路の場合には、これら半導体集積回路の複数の端子をはんだによつて基板に接続する方法等、実装対象の電子部品13の種類等に応じて種々の接続方法を用いるようにしても良い。

#### 【0034】

【発明の効果】 上述のように本発明によれば、周端部の所定位置にそれぞれ1つ又は複数の信号入出力用の第1の電極が形成された各第1の配線基板のうち、所定面の所定位置に所定形状の外部接続用電極が複数形成された第1の配線基板を最下段に配置して、これら各第1の配線基板をこの厚み方向に各第1の配線基板間の絶縁を保持手段により保ちながら積層配置させ、さらにこの積層配置された各第1の配線基板の周側面を覆うように、各第1の配線基板の各第1の電極にそれぞれ対応した位置に第2の電極が設けられると共に、これら各第2の電極のうち、対応するもの同士が導体パターンにより電氣的に接続された第2の配線基板を配置することにより、各第1の配線基板の各第1の電極のうち、対応するもの同士を電氣的に接続することができ、かくしてより小型化及び高密度化し得る半導体集積回路装置及び半導体集積回路装置の製造方法が実現できる。

#### 【図面の簡単な説明】

【図1】 本発明の一実施例による半導体集積回路装置の構成を示す概略図である。

【図2】 各多層配線基板の周側面に形成された端子を示す概略図である。

【図3】 各多層配線基板間を導通させるためのフレキシブル配線基板を示す概略図である。

【図4】 本発明の一実施例による半導体集積回路装置の製造工程を示す概略図である。

【図5】 本発明の一実施例による半導体集積回路装置の製造工程を示す概略図である。

【図6】 本発明の一実施例による半導体集積回路装置の製造工程を示す概略図である。

【図7】 他の実施例による半導体集積回路装置の製造工

9

程を示す概略図である。

【図8】他の実施例による半導体集積回路装置の構成を示す概略図である。

【図9】従来の半導体集積回路装置の構成を示す概略図である。

【図10】従来の半導体集積回路装置の構成を示す概略図である。

【符号の説明】

【図1】

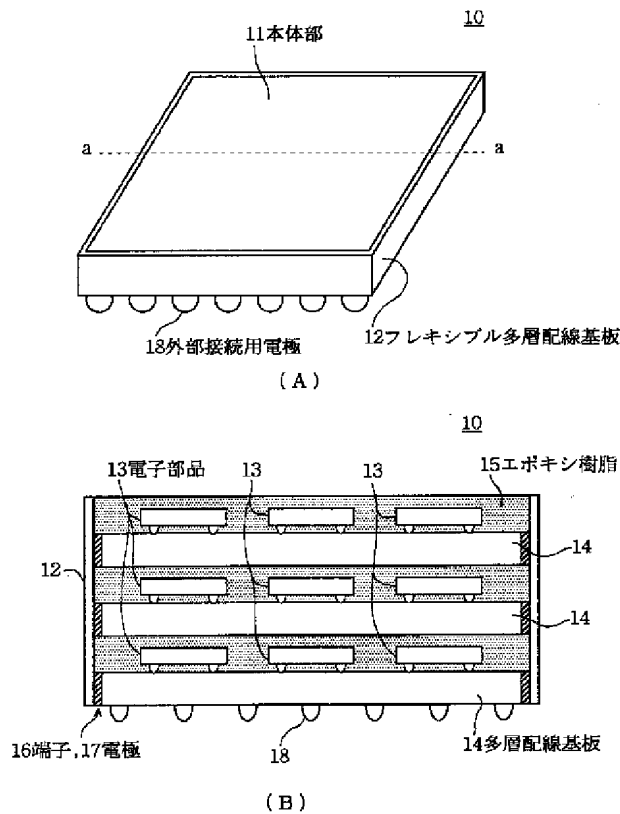


図1 実施例による半導体集積回路装置の構成

【図3】

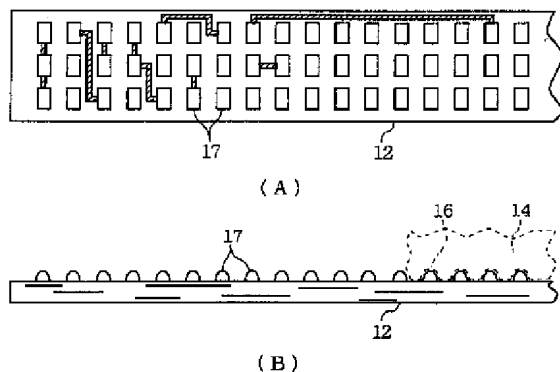


図3 フレキシブル配線基板

10

1、6、10……半導体集積回路装置、2、7、13……電子部品、3、8、……配線基板、4、9……I/Oピン、5、17……電極、11……本体部、12……フレキシブル配線基板、14……多層配線基板、15……エポキシ樹脂、16……端子、16A……導電性金属膜、18……外部接続用電極、19……接着剤、20……金属板。

【図2】

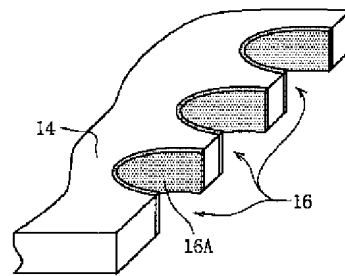


図2 多層配線基板の端子形状

【図4】

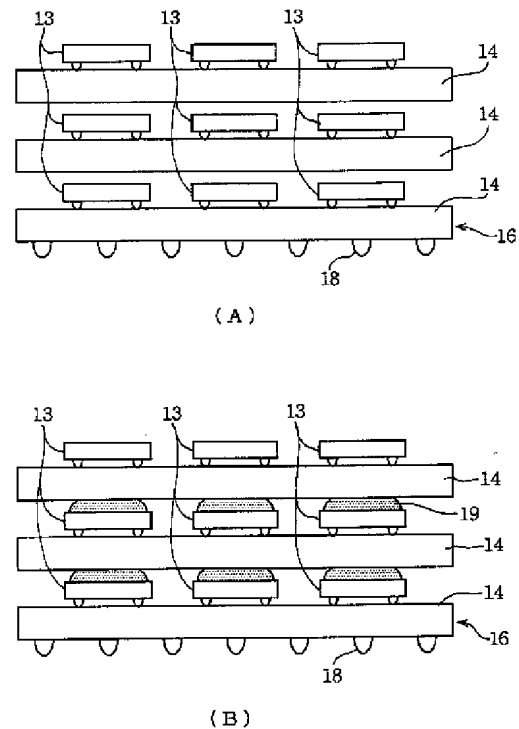


図4 半導体集積回路装置の製造工程(1)

【図5】

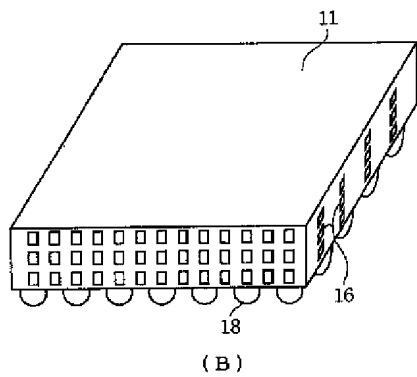
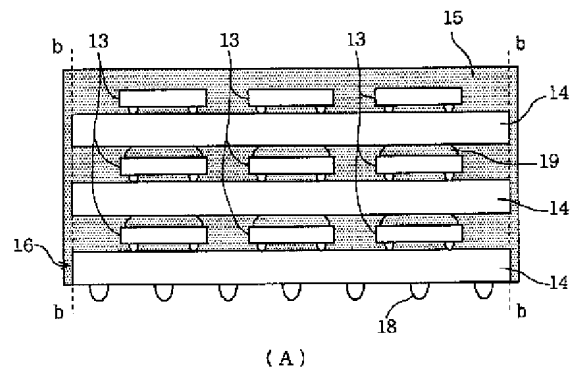


図5 半導体集積回路装置の製造工程(2)

【図6】

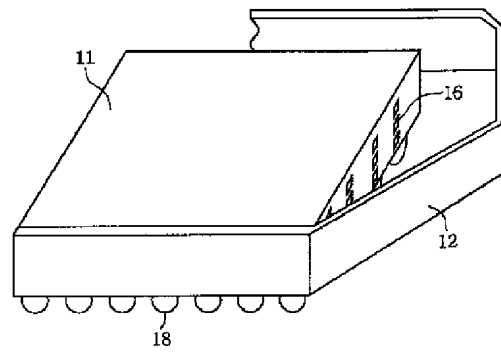


図6 半導体集積回路装置の製造工程(3)

【図7】

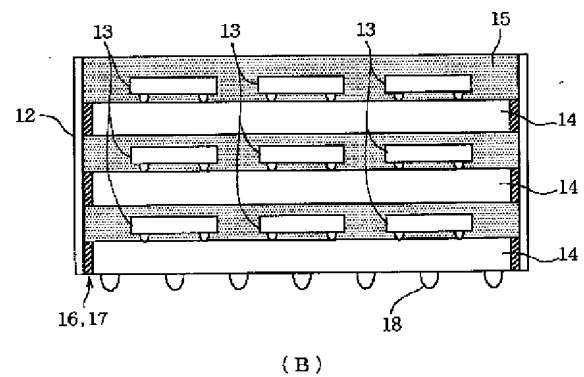
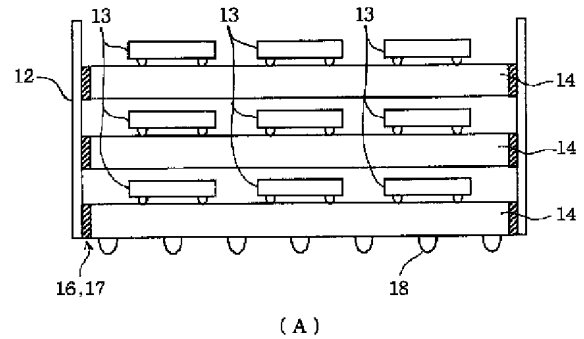


図7 他の実施例による半導体集積回路装置(1)

【図8】

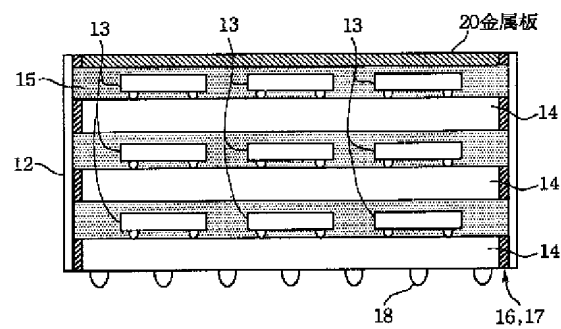


図8 他の実施例による半導体集積回路装置(2)



【図9】

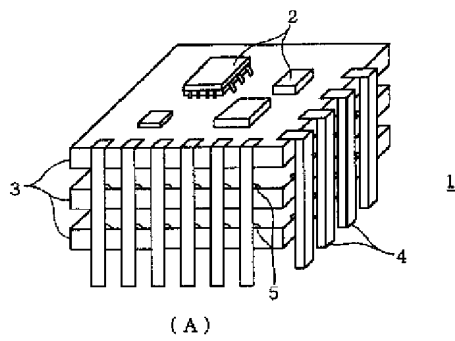


図9 従来の半導体集積回路装置の構成(1)

【図10】

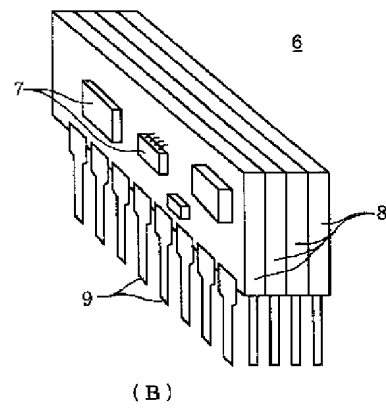


図10 従来の半導体集積回路装置の構成(2)